

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-84753
(P2002-84753A)

(43) 公開日 平成14年3月22日 (2002.3.22)

(51) Int.Cl.⁷
H 0 2 M 3/28

識別記号

F I
H 0 2 M 3/28

テマコード* (参考)
V 5 H 7 3 0
H

審査請求 未請求 請求項の数 7 O L (全 12 頁)

(21) 出願番号 特願2000-271096 (P2000-271096)

(22) 出願日 平成12年9月7日 (2000.9.7)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 石井 卓也

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 中島 康文

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

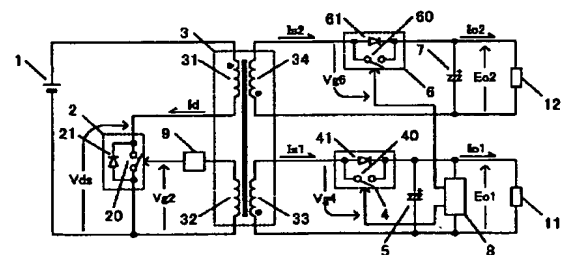
最終頁に続く

(54) 【発明の名称】 多出力スイッチング電源装置

(57) 【要約】

【課題】 各種電子機器に用いられ、複数の負荷に安定な直流電圧を供給する多出力スイッチング電源装置において、過負荷を除くあらゆる負荷条件に対し出力電圧の変動を抑制することを目的とする。

【解決手段】 直流電源1の電圧をオンオフして、トランス3の1次巻線31に入力する主スイッチング手段2と、主スイッチング手段2と相補的にオンオフして第1及び第2の2次巻線33、34に誘起する交流電圧を整流する第1及び第2の2次スイッチング手段4、6と、平滑して出力する第1及び第2の出力コンデンサ5、7と、第1の出力電圧を安定化するように各スイッチング手段のオンオフ時間を調整する制御回路8と駆動回路9とから構成する。主スイッチング手段2のオフ時間中にトランス3を介して各出力は短絡状態となるので、各出力電圧の変動を抑制することが可能となる。



1 直流電源
2 主スイッチング手段
20 主スイッチング素子
21 ダイオード
3 トランス
31 1次巻線
32 駆動巻線
33 第1の2次巻線
34 第2の2次巻線
4 第1の2次スイッチング手段
40 第1の2次スイッチング素子
41 第1の整流ダイオード

5 第1の出力コンデンサ
6 第2の2次スイッチング手段
60 第2の2次スイッチング素子
61 第2の整流ダイオード
7 第2の出力コンデンサ
8 制御回路
9 駆動回路
11 第1の負荷
12 第2の負荷

【特許請求の範囲】

【請求項1】 直流電源と、

1次巻線と複数の2次巻線を有するトランスと、
オンオフを繰り返すことにより前記直流電源の電圧を交流電圧に変換して、前記トランスの1次巻線に入力する主スイッチング手段と、
前記複数の2次巻線の内の第1から第 n (n は2以上の自然数)の2次巻線の各々に接続され、前記主スイッチング手段と相補的にオンオフすることにより前記第1から第 n の2次巻線に誘起する交流電圧を整流する第1から第 n の2次スイッチング手段と、
前記第1から第 n の2次スイッチング手段によって整流された電圧を平滑して第1から第 n の負荷に第1から第 n の直流出力電圧を供給する第1から第 n の平滑手段と、
前記主スイッチング手段がオフした後に前記第1から第 n の2次スイッチング手段をオンし、前記第1から第 n の2次スイッチング手段がオフした後に前記主スイッチング手段をオンし、前記第1から第 n の直流出力電圧の一つを検出し、その出力直流電圧を安定化するように前記主スイッチング手段のオン時間及び前記第1から第 n の2次スイッチング手段のオン時間を調整する制御駆動回路とからなる多出力スイッチング電源装置。

【請求項2】 前記制御駆動回路は、

前記主スイッチング手段がオフした後に前記第1から第 n の2次スイッチング手段をオンし、前記第1から第 n の直流出力電圧の一つを検出し、その出力直流電圧を安定化するように前記第1から第 n の2次スイッチング手段のオン時間を調整する制御回路と、
前記第1から第 n の2次スイッチング手段がオフした後に前記主スイッチング手段をオンし、所定時間後にオフさせる駆動回路からなる請求項1記載の多出力スイッチング電源装置。

【請求項3】 前記制御駆動回路は、前記第1から第 n の2次スイッチング手段がオフした後に前記主スイッチング手段をオンし、前記第1から第 n の直流出力電圧の一つを検出し、その出力直流電圧を安定化するように前記主スイッチング手段のオン時間を調整する制御回路と、

前記主スイッチング手段がオフした後に前記第1から第 n の2次スイッチング手段をオンし、所定時間後にオフさせる第1から第 n の駆動回路からなる請求項1記載の多出力スイッチング電源装置。

【請求項4】 直流電源と、

1次巻線と少なくとも1つの2次巻線を有するトランスと、
オンオフを繰り返すことにより前記直流電源の電圧を交流電圧に変換して、前記トランスの1次巻線に入力する主スイッチング手段と、
前記1次巻線に接続され、前記主スイッチング手段と相

補的にオンオフすることにより前記1次巻線に誘起する交流電圧を整流する第1の2次スイッチング手段と、
前記2次巻線の内の第1から第 n (n は自然数)の2次巻線に接続され、前記主スイッチング手段と相補的にオンオフすることにより前記第1から第 n の2次巻線に誘起する交流電圧を整流する第2から第 $n+1$ の2次スイッチング手段と、

前記第1から第 $n+1$ の2次スイッチング手段によって整流された電圧を平滑して第1から第 $n+1$ の負荷に第1から第 $n+1$ の直流出力電圧を供給する第1から第 $n+1$ の平滑手段と、

前記主スイッチング手段がオフした後に前記第1から第 $n+1$ の2次スイッチング手段をオンし、前記第1から第 $n+1$ の2次スイッチング手段がオフした後に前記主スイッチング手段をオンし、前記第1から第 $n+1$ の直流出力電圧の一つを検出し、その出力直流電圧を安定化するように前記主スイッチング手段のオン時間及び前記第1から第 $n+1$ の2次スイッチング手段のオン時間を調整する制御駆動回路とからなる多出力スイッチング電源装置。

【請求項5】 前記制御駆動回路は、

前記主スイッチング手段がオフした後に前記第1から第 $n+1$ の2次スイッチング手段をオンし、前記第1から第 $n+1$ の直流出力電圧の一つを検出し、その出力直流電圧を安定化するように前記第1から第 $n+1$ の2次スイッチング手段のオン時間を調整する制御回路と、
前記第1から第 $n+1$ の2次スイッチング手段がオフした後に前記主スイッチング手段をオンし、所定時間後にオフさせる駆動回路からなる請求項4記載の多出力スイッチング電源装置。

【請求項6】 前記制御駆動回路は、

前記第1から第 $n+1$ の2次スイッチング手段がオフした後に前記主スイッチング手段をオンし、前記第1から第 $n+1$ の直流出力電圧の一つを検出し、その出力直流電圧を安定化するように前記主スイッチング手段のオン時間を調整する制御回路と、
前記主スイッチング手段がオフした後に前記第1から第 $n+1$ の2次スイッチング手段をオンし、所定時間後にオフさせる第1から第 $n+1$ の駆動回路からなる請求項4記載の多出力スイッチング電源装置。

【請求項7】 複数ある出力直流電圧のうちの2つをゼロ電位を共有する正負電圧源とし、前記正負電圧源の間に接続されて交互にオンオフするハイサイドスイッチング手段とローサイドスイッチング手段の直列回路と、前記ハイサイド及びローサイドスイッチング手段のオンオフ動作により前記正負電圧源の電圧を印加されるチョークコイルと平滑コンデンサの直列回路とから構成されるインバータ回路であって、前記平滑コンデンサから所定の交流電圧を出力するように前記ハイサイド及びローサイドスイッチング手段のオンオフ時間を調整する機能を

有する前記インバータ回路が負荷として接続される請求項1から請求項6のいずれかに記載の多出力スイッチング電源装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は各種電子機器に用いられ、複数の負荷に安定な直流電圧を供給する多出力スイッチング電源装置に関する。

【0002】

【従来の技術】従来、このような多出力スイッチング電源装置に関する技術としては、登録特許第2803186号公報に開示されている。その第1図に示された回路図を図9に示す。尚、説明の整合性を取るために図9においては、特許第2803186号公報の第1図から符号を変更している。また、その各部動作波形を図10に示し、図9及び図10を用いて従来の多出力スイッチング電源装置の動作について説明する。

【0003】図9において、1は直流電源であり、その電圧を E_i とする。20はスイッチング素子、21はダイオードであり、スイッチング素子20とダイオード21とで主スイッチング手段2を構成する。主スイッチング手段2の電圧を V_{ds} とし、主スイッチング手段2に流れる電流を I_d とする。3はトランスであり、1次巻線31と駆動巻線32と第1の2次巻線33と第2の2次巻線34とを有する。41は第1の整流ダイオードであり、第1の整流ダイオード41に流れる電流を I_{s1} とする。5は第1の出力コンデンサであり、第1の負荷11へ第1の出力電圧 E_{o1} 及び第1の出力電流 I_{o1} を出力する。60は2次スイッチング素子、61は第2の整流ダイオードであり、2次スイッチング素子60と第2の整流ダイオード61とで2次スイッチング手段6を構成する。2次スイッチング手段6に流れる電流を I_{s2} とする。7は第2の出力コンデンサであり、第2の負荷12へ第2の出力電圧 E_{o2} 及び第2の出力電流 I_{o2} を出力する。9は駆動回路であり、トランス3の駆動巻線32を検出して所定のオン時間でスイッチング素子20を駆動する駆動パルス V_g2 を出力する。13は制御回路であり、第1の出力電圧 E_{o1} を検出してこれを安定化すべく2次スイッチング素子60のオンオフ時間を調整して駆動パルス V_g6 を出力する。

【0004】図10において、(a)は主スイッチング手段2の電圧 V_{ds} 、(b)は主スイッチング手段2に流れる電流 I_d 、(c)はスイッチング素子20を駆動する駆動パルス V_g2 、(d)は第1の整流ダイオード41に流れる電流 I_{s1} 、(e)は2次スイッチング手段6に流れる電流 I_{s2} 、(f)は2次スイッチング素子60を駆動する駆動パルス V_g6 を示している。

【0005】まず、駆動パルス V_g2 により主スイッチング手段2がオンしている時、直流電源1からトランス3の1次巻線31を介して電流 I_d が流れ、トランス3

にエネルギーが蓄えられる。時刻 t_1 において主スイッチング手段2がオフすると、トランス3に蓄えられたエネルギーは第1の2次巻線33及び第2の2次巻線34から第1の整流ダイオード41及び第2の整流ダイオード61を介して電流 I_{s1} 及び I_{s2} として放出される。

【0006】電流 I_{s2} は時刻 t_2 においてゼロとなるが、2次スイッチング素子60は駆動パルス V_g6 によって時刻 t_1 から t_2 に至るまでにオンされており、時刻 t_2 以降も2次スイッチング素子60を介して逆方向に流れ続ける。即ち、トランス3の第2の2次巻線34には第2の出力電圧 E_{o2} が印加され、トランス3には前記とは逆方向の磁束が発生しエネルギーが蓄積される。一方、第1の整流ダイオード41を流れる電流 I_{s1} はゼロに至ると第1の整流ダイオード41はオフして流れなくなる。

【0007】2次スイッチング素子のオン時間は制御回路13によって制御されている。時刻 t_3 に至って2次スイッチング素子60がオフすると、電流 I_{s2} の逆流現象によってトランス3に蓄えられたエネルギーは、トランス3の各巻線電圧を反転し、1次側においてはダイオード21が導通するようになる。駆動回路9は駆動巻線の電圧反転を検出して主スイッチング素子20を駆動する駆動パルス V_g2 を発生させ、主スイッチング素子20をオンにする。ダイオード21または主スイッチング素子20を流れる電流 I_d は前記オフ時間中にトランス3に蓄積されたエネルギーを直流電源1に回生するように流れる。

【0008】この電流 I_d は時刻 t_4 においてゼロとなる。時刻 t_4 以降は直流電源1からトランス3の1次巻線31及び主スイッチング素子20を流れ、再びトランス3にエネルギーを蓄える。駆動回路9で設定されたオン時間後、時刻 t_5 に至ると主スイッチング素子20はオフし、前記の時刻 t_1 以降の動作を繰り返す。

【0009】以上の動作において、トランス3の1次巻線31の巻数を N_{31} 、第1の2次巻線33の巻数を N_{33} 、第2の2次巻線34の巻数を N_{34} とし、主スイッチング手段2のオン時間を T_{on} 、オフ時間を T_{off} とすると第1の出力電圧 E_{o1} 及び第2の出力電圧 E_{o2} はそれぞれ、

$$E_{o1} \approx (N_{33}/N_{31}) \cdot (T_{on}/T_{off}) \cdot E_i$$

$$E_{o2} \approx (N_{34}/N_{31}) \cdot (T_{on}/T_{off}) \cdot E_i$$

で表される。これは通常のフライバックコンバータの入出力電圧の関係と同様である。本従来例の場合、 T_{on} は駆動回路9によって設定され、 T_{off} は E_{o1} を安定化するように制御回路13によって調節されるのである。

【0010】一般に多出力スイッチング電源装置では、

安定化されない出力電圧はトランスの漏れインダクタンスでの誘起電圧やラインインピーダンスでの電圧降下を要因とするレギュレーション特性を有する。例えば安定化されている第1の出力 E_{o1} の出力電流 I_{o1} が一定であっても、安定化されていない第2の出力電圧 E_{o2} からの出力電流 I_{o2} が増加すれば、ラインインピーダンスでの電圧降下により第2の出力電圧 E_{o2} は低下する傾向にある。また、第2の出力電流 I_{o2} が一定であっても、第1の出力 E_{o1} の出力電流 I_{o1} が増加すれば、第1の出力電圧 E_{o1} のラインインピーダンスによる電圧降下を是正するように制御が働き、結果として第2の出力電圧 E_{o2} は上昇する傾向になる。特に第2の出力電流 I_{o2} がゼロの場合は、トランス3の巻線電圧に重畳されるトランス3の漏れインダクタンスでの誘起電圧が、第2の出力電圧 E_{o2} をさらに上昇させる。

【0011】ところが本従来例の場合、仮に第1の出力 E_{o1} の出力電流 I_{o1} が大きく、第2の出力電流 I_{o2} がゼロであっても、トランス3の2次巻線34と第2の出力コンデンサ7との電流の出し入れが、オフ時間 T_{off} の全域に渡るため前記のような出力電圧の上昇は生じない。

【0012】

【発明が解決しようとする課題】このような多出力スイッチング電源装置においては、負荷の多様化に伴いあらゆる条件で複数出力電圧の安定化が望まれる。

【0013】前記従来の多出力スイッチング電源装置の構成では、安定化される第1の出力が重負荷時での第2の出力電圧の軽負荷時電圧上昇は抑制されるが、第1の出力が軽負荷時での第2の出力電圧の重負荷時電圧低下には対応できない。

【0014】本発明は、このような多出力スイッチング電源装置において、過負荷を除くあらゆる負荷条件に対し、出力電圧の変動を抑制することを目的とする。

【0015】

【課題を解決するための手段】この課題を解決するために、本発明の多出力スイッチング電源装置は、直流電源と、1次巻線と複数の2次巻線を有するトランスと、オンオフを繰り返すことにより直流電源の電圧を交流電圧に変換して、トランスの1次巻線に入力する主スイッチング手段と、複数の2次巻線の内の第1から第 n (n は2以上の自然数)の2次巻線の各々に接続され、主スイッチング手段と相補的にオンオフすることにより第1から第 n の2次巻線に誘起する交流電圧を整流する第1から第 n の2次スイッチング手段と、第1から第 n の2次スイッチング手段に整流された電圧を平滑して第1から第 n の負荷に第1から第 n の直流出力電圧を供給する第1から第 n の平滑手段と、主スイッチング手段がオフした後に第1から第 n の2次スイッチング手段をオンし、第1から第 n の2次スイッチング手段がオフした後に主スイッチング手段をオンし、第1から第 n の直流出力電

圧の一つを検出し、その出力直流電圧を安定化するように主スイッチング手段のオン時間及び前記第1から第 n の2次スイッチング手段のオン時間を調整する制御駆動回路とからなる構成を有する。

【0016】または、直流電源と、1次巻線と少なくとも1つの2次巻線を有するトランスと、オンオフを繰り返すことにより直流電源の電圧を交流電圧に変換して、トランスの1次巻線に入力する主スイッチング手段と、1次巻線に接続され、主スイッチング手段と相補的にオンオフすることにより1次巻線に誘起する交流電圧を整流する第1の2次スイッチング手段と、2次巻線の内の第1から第 n (n は自然数)の2次巻線に接続され、主スイッチング手段と相補的にオンオフすることにより第1から第 n の2次巻線に誘起する交流電圧を整流する第2から第 $n+1$ の2次スイッチング手段と、第1から第 $n+1$ の2次スイッチング手段に整流された電圧を平滑して第1から第 $n+1$ の負荷に第1から第 $n+1$ の直流出力電圧を供給する第1から第 $n+1$ の平滑手段と、主スイッチング手段がオフした後に第1から第 $n+1$ の2次スイッチング手段をオンし、第1から第 $n+1$ の2次スイッチング手段がオフした後に主スイッチング手段をオンし、第1から第 $n+1$ の直流出力電圧の一つを検出し、その出力直流電圧を安定化するように主スイッチング手段のオン時間及び第1から第 $n+1$ の2次スイッチング手段のオン時間を調整する制御駆動回路とからなる構成を有する。

【0017】

【発明の実施の形態】以下、本発明の実施の形態について、図1から図5を用いて説明する。

【0018】（実施の形態1）図1は本発明の実施の形態1を示す多出力スイッチング電源装置を示す回路図である。その各部動作波形を図2に示し、図1及び図2を用いて本発明の実施の形態1の多出力スイッチング電源装置の動作について説明する。

【0019】図1において、1は直流電源であり、その電圧を E_i とする。20は主スイッチング素子、21はダイオードであり、主スイッチング素子20とダイオード21とで主スイッチング手段2を構成する。主スイッチング手段2の電圧を V_{ds} とし、主スイッチング手段2に流れる電流を I_d とする。3はトランスであり、1次巻線31と駆動巻線32と第1の2次巻線33と第2の2次巻線34とを有する。40は第1の2次スイッチング素子、41は第1の整流ダイオードであり、第1の2次スイッチング素子40と第1の整流ダイオード41とで第1の2次スイッチング手段4を構成する。第1の2次スイッチング手段4に流れる電流を I_{s1} とする。5は請求項記載の第1の平滑手段である第1の出力コンデンサであり、第1の負荷11へ第1の出力電圧 E_{o1} 及び第1の出力電流 I_{o1} を出力する。

【0020】60は第2の2次スイッチング素子、61

は第2の整流ダイオードであり、第2の2次スイッチング素子60と第2の整流ダイオード61とで第2の2次スイッチング手段6を構成する。第2の2次スイッチング手段6に流れる電流を I_{s2} とする。7は請求項記載の第2の平滑手段である第2の出力コンデンサであり、第2の負荷12へ第2の出力電圧 E_{o2} 及び第2の出力電流 I_{o2} を出力する。8は制御回路であり、第1の出力電圧 E_{o1} を検出してこれを安定化すべく第1の2次スイッチング素子40と第2の2次スイッチング素子60のオンオフ時間を調整して駆動パルス V_{g4} 及び V_{g6} を出力する。9は駆動回路であり、トランス3の駆動巻線32を検出して所定のオン時間でスイッチング素子20を駆動する駆動パルス V_{g2} を出力する。煩雑となるので図中には示さなかったが、制御回路8及び駆動回路9で請求項記載の制御駆動回路を構成する。

【0021】図2において、(a)は主スイッチング手段2の電圧 V_{ds} 、(b)は主スイッチング手段2に流れる電流 I_d 、(c)はスイッチング素子20を駆動する駆動パルス V_{g2} 、(d)は第1の2次スイッチング手段4に流れる電流 I_{s1} 、(e)は第2の2次スイッチング手段6に流れる電流 I_{s2} 、(f)は第1及び第2の2次スイッチング素子40、60を駆動する駆動パルス V_{g4} 、 V_{g6} を示す。 V_{g4} と V_{g6} は同一の駆動パルスとなるように設定されるが、構成部品等のバラツキで多少ずれても基本動作に大きな影響は無い。

【0022】まず、駆動パルス V_{g2} により主スイッチング手段2がオンしている時、直流電源1からトランス3の1次巻線31を介して電流 I_d が流れ、トランス3にエネルギーが蓄えられる。時刻 t_1 において主スイッチング手段2がオフすると、トランス3に蓄えられたエネルギーは第1の2次巻線33及び第2の2次巻線34から第1の整流ダイオード41及び第2の整流ダイオード61を介して電流 I_{s1} 及び I_{s2} として放出される。電流 I_{s1} 及び電流 I_{s2} は減少して、やがてゼロとなるが、第1の2次スイッチング素子40は駆動パルス V_{g4} によって、第2の2次スイッチング素子60は駆動パルス V_{g6} によってオンされており、各2次スイッチング素子40及び60を介して逆方向に流れ続ける。即ち、トランス3の第1の2次巻線33には第1の出力電圧 E_{o1} が印加され、第2の2次巻線34には第2の出力電圧 E_{o2} が印加され、トランス3には前記とは逆方向の磁束が発生しエネルギーが蓄積される。

【0023】各2次スイッチング素子40及び60のオン時間は制御回路8によって制御されている。時刻 t_3 に至って各2次スイッチング素子40及び60がオフすると、電流 I_{s1} 及び電流 I_{s2} の逆流現象によってトランス3に蓄えられたエネルギーは、トランス3の各巻線電圧を反転し、1次側においてはダイオード21が導通するようになる。駆動回路9は駆動巻線の電圧反転を検出して主スイッチング素子20を駆動する駆動パルス

V_{g2} を発生させ、主スイッチング素子20をオンにする。ダイオード21または主スイッチング素子20を流れる電流 I_d は前記オフ時間中にトランス3に蓄積されたエネルギーを直流電源1に回生するように流れる。

【0024】この電流 I_d は時刻 t_4 においてゼロとなる。時刻 t_4 以降は直流電源1からトランス3の1次巻線31及び主スイッチング素子20を流れ、再びトランス3にエネルギーを蓄える。駆動回路9で設定されたオン時間後、時刻 t_5 に至ると主スイッチング素子20はオフし、前記の時刻 t_1 以降の動作を繰り返す。

【0025】以上の動作において、トランス3の1次巻線31の巻数を N_{31} 、第1の2次巻線33の巻数を N_{33} 、第2の2次巻線34の巻数を N_{34} とし、主スイッチング手段2のオン時間を T_{on} 、オフ時間を T_{off} とすると第1の出力電圧 E_{o1} 及び第2の出力電圧 E_{o2} はそれぞれ、 $E_{o1} \approx (N_{33}/N_{31}) \cdot (T_{on}/T_{off}) \cdot E_{iE_{o2}} \approx (N_{34}/N_{31}) \cdot (T_{on}/T_{off}) \cdot E_i$ で表される。これは通常のフライバックコンバータの入出力電圧の関係と同様である。本実施の形態の場合、 T_{on} は駆動回路9によって設定され、 T_{off} は E_{o1} を安定化するように制御回路8によって調節されるのである。

【0026】図3に制御回路8及び駆動回路9の具体例を示す。ここでは主スイッチング手段2や第1及び第2の2次スイッチング手段4、6としてFETを用いている。FETは等価的にボディダイオードを内蔵しているのでダイオード21や第1及び第2の整流ダイオード41、61が省略できることは自明である。

【0027】図3の制御回路8の動作を説明する。第1の出力電圧 E_{o1} は誤差増幅器801によって基準電圧800と比較される。主スイッチング手段2がオフの時、トランス3に施された第1の2次駆動巻線35に発生するフライバック電圧は、抵抗814を介して第1の2次スイッチング手段4を駆動する駆動パルス V_{g4} を立ち上げる。同時に、トランス3に施された第2の2次駆動巻線36に発生するフライバック電圧は、抵抗817を介して第2の2次スイッチング手段6を駆動する駆動パルス V_{g6} を立ち上げる。

【0028】さらに第1の2次巻線33に発生するフライバック電圧は、抵抗804、805を介してコンデンサ807を充電する。この充電電流はダイオード803と抵抗802によって誤差増幅器801の出力に分流される。トランジスタ808のベースエミッタ電圧であるコンデンサ807の電圧が0.7Vに達するとトランジスタ808はオンし、ダイオード810と抵抗811を介してトランジスタ816を駆動してオンすることにより、 V_{g4} を立ち下げて第1の2次スイッチング手段4をオフする。同時にダイオード812と抵抗813を介してトランジスタ819を駆動してオンすることにより、 V_{g6} を立ち下げて第2の2次スイッチング手段6

をオフする。

【0029】第1の2次スイッチング手段4と第2の2次スイッチング手段6がオフするとトランス3の各巻線電圧は反転し、コンデンサ807はダイオード809と抵抗805を介して放電され、ダイオード806の順方向電圧でクランプされる。第1の2次スイッチング手段4と第2の2次スイッチング手段6のオン時間は従ってコンデンサ807の充電時間によって設定されるが、このオン時間は誤差増幅器801によって第1の出力電圧 E_{o1} が所定値より高くなろうとすると長くなり、逆に低くなろうとすると短くなるように調節される。

【0030】図3の駆動回路9の動作を説明する。起動時は直流電源1から起動抵抗900を介して V_g2 を立ち上げるが、通常動作では主スイッチング手段2のオン時にトランス3の駆動巻線32に発生するフォワード電圧から抵抗901と902、ダイオード903を介して V_g2 を得る。 V_g2 が立ち上がると抵抗904を介してコンデンサ905が充電される。トランジスタ906のベースエミッタ電圧であるコンデンサ905の電圧が0.7Vに達するとトランジスタ906はオンし、 V_g2 を立ち下げることにより、主スイッチング手段2をオフする。主スイッチング手段2がオフすると駆動巻線32は反転し、コンデンサ905はダイオード908と抵抗909を介して放電され、ダイオード907の順方向電圧でクランプされる。主スイッチング手段2のオン時間は従ってコンデンサ905の充電時間によって設定される。

【0031】次に第1の出力電流 I_{o1} と第2の出力電流 I_{o2} が過負荷を除くいかなる状態であっても、各出力電圧 E_{o1} と E_{o2} の電圧変動が抑制されることを以下に説明する。まず図2に示しているように、第1の出力電流 I_{o1} が大きく、第2の出力電流 I_{o2} がゼロであっても、トランス3の第2の2次巻線34と第2の出力コンデンサ7との電流の出し入れが、オフ時間 T_{off} の全域に渡るので第2の出力電圧 E_{o2} の上昇は生じない。逆に第1の出力電流 I_{o1} がゼロで、第2の出力電流 I_{o2} が大きくても、トランス3の第1の2次巻線33と第1の出力コンデンサ5との電流の出し入れが、オフ時間 T_{off} の全域に渡るので第1の出力電圧 E_{o1} を上昇させる要因は無く、従って第2の出力電圧 E_{o2} の低下も抑制される。

【0032】オフ時間 T_{off} において各出力電圧 E_{o1} と E_{o2} はトランス3を介して短絡状態にあり、双方向に電流の出し入れが可能なのである。従っていかなる負荷条件においても、巻数比換算された各巻線電圧に電位差を発生させる要因は少なくなり、出力電圧の変動は各出力ラインインピーダンスによる電圧降下に限定されるのである。負荷条件としてゼロより小さな出力電流、即ち負荷側からの流入電流に対しても出力電圧の変動は抑制される。

【0033】第2の出力電流 I_{o2} が負の場合の各部動作波形の様子を図4に示す。図2との違いは I_{s2} の逆流分が増えているだけである。第2の出力に負荷側から電力が供給されていることと等価なのである。

【0034】以上のように本実施の形態の多出力スイッチング電源装置によれば、主スイッチング手段のオフ時間中に各出力電圧をトランスを介して短絡状態とすることにより、過負荷を除き、負荷からの流入をも含むあらゆる負荷条件に対し、各出力電圧の変動を各出力ラインインピーダンスによる電圧降下に限定できるほどに抑制することが可能となる。

【0035】（実施の形態2）図5は本発明の実施の形態2を示す多出力スイッチング電源装置を示す回路図である。図5において図1と同じものは同一の符号を記し説明は省略する。図1と異なるところは制御回路80と第1の駆動回路91と第2の駆動回路92の構成である。

【0036】制御回路80は駆動巻線32の電圧を検出して主スイッチング素子20を駆動する駆動パルス V_g2 を立ち上げると共に、第1の出力電圧 E_{o1} を検出して安定化するように駆動パルス V_g2 のパルス幅即ち主スイッチング素子20のオン時間を調整する。第1の駆動回路91は、トランス3に施された第1の2次駆動巻線35の電圧を検出して第1の2次スイッチング素子40を駆動する駆動パルス V_g4 を立ち上げると共に、所定のオン時間後に第1の2次スイッチング素子40をオフするように駆動パルス V_g4 を立ち下げる。第2の駆動回路92は、トランス3に施された第2の2次駆動巻線36の電圧を検出して第2の2次スイッチング素子60を駆動する駆動パルス V_g6 を立ち上げると共に、所定のオン時間後に第2の2次スイッチング素子60をオフするように駆動パルス V_g6 を立ち下げる。

【0037】ここで第1の駆動回路91と第2の駆動回路92は、第1の2次スイッチング素子40のオン時間と第2の2次スイッチング素子60が同じタイミングでオンし、それらのオン時間が等しくなるように設定されるが、構成部品のバラツキ等で多少ずれても基本動作に大きな影響は無い。煩雑となるので図中には示さなかったが、制御回路80及び第1の駆動回路91と第2の駆動回路92で請求項記載の制御駆動回路を構成する。

【0038】本実施の形態においては、その動作は実施の形態1とほとんど同じである。実施の形態1では、第1の2次スイッチング手段4及び第2の2次スイッチング手段6のオン時間を調整することにより、第1の出力電圧 E_{o1} の安定化が行われるが、本実施の形態では主スイッチング手段のオン時間を調整することにより第1の出力電圧 E_{o1} が安定化される。

【0039】図6に制御回路80及び第1の駆動回路91の具体例を示す。第2の駆動回路92の構成は第1の駆動回路91と同様なので省略する。ここでは主スイ

チング手段2や第1及び第2の2次スイッチング手段4、6としてFETを用いている。FETは等価的にボディダイオードを内蔵しているのでダイオード21や第1及び第2の整流ダイオード41、61が省略できることは自明である。

【0040】図6の制御回路80の動作を説明する。第1の出力電圧 E_{o1} は誤差増幅器801によって基準電圧800と比較される。誤差増幅器801の出力は抵抗802を介してフォトダイオード820を電流が流れることにより、フォトトランジスタ821を流れる電流として1次側へ帰還される。1次側においては、起動時は直流電源1から起動抵抗900を介して V_{g2} を立ち上げるが、通常動作では主スイッチング手段2のオン時にトランス3の駆動巻線32に発生するフォワード電圧から抵抗901と902、ダイオード903を介して V_{g2} を得る。 V_{g2} が立ち上がると抵抗904とフォトトランジスタ821を介してコンデンサ905が充電される。

【0041】トランジスタ906のベースエミッタ電圧であるコンデンサ905の電圧が0.7Vに達するとトランジスタ906はオンし、 V_{g2} を立ち下げることにより、主スイッチング手段2をオフする。主スイッチング手段2がオフすると駆動巻線32は反転し、コンデンサ905はダイオード908と抵抗909を介して放電され、ダイオード907の順方向電圧でクランプされる。主スイッチング手段2のオン時間は従ってコンデンサ905の充電時間によって設定されるが、そのオン時間はフォトトランジスタ821を流れる電流によって第1の出力電圧 E_{o1} が所定値より高くなろうとすると短くなり、逆に低くなろうとすると長くなるように調節され、第1の出力電圧 E_{o1} は安定化される。

【0042】図6の第1の駆動回路91の動作を説明する。主スイッチング手段2がオフの時、トランス3に施された第1の2次駆動巻線35に発生するフライバック電圧は、抵抗910を介して第1の2次スイッチング手段4を駆動する駆動パルス V_{g4} を立ち上げる。 V_{g4} が立ち上がると抵抗911、912を介してコンデンサ913が充電される。トランジスタ914のベースエミッタ電圧であるコンデンサ913の電圧が0.7Vに達するとトランジスタ914はオンし、 V_{g4} を立ち下げることにより、第1の2次スイッチング手段4をオフする。第1の2次スイッチング手段4がオフするとトランス3の各巻線電圧は反転し、コンデンサ913はダイオード915と抵抗912を介して放電され、ダイオード916の順方向電圧でクランプされる。第1の2次スイッチング手段4のオン時間は従ってコンデンサ913の充電時間によって設定される。以上の動作は第2の駆動回路92及び第2の2次スイッチング手段6においても同じである。

【0043】以上のように本実施の形態の多出力スイ

チング電源装置においても、主スイッチング手段のオフ時間中に各出力電圧をトランスを介して短絡状態とすることは同様であるので、過負荷を除き、負荷からの流入をも含むあらゆる負荷条件に対し、各出力電圧の変動を各出力ラインインピーダンスによる電圧降下に限定できるほどに抑制することが可能となる。

【0044】さらに実施の形態1では出力安定化のために複数の2次スイッチング手段のオン時間を調節するのに対し、本実施の形態では主スイッチング手段のオン時間を調節する。実施の形態1では制御が2次側で行えるので、本実施の形態のように制御を1次側へ帰還して行う場合に比べて、フォトカプラ等の絶縁手段を要しないという利点がある。しかし出力電圧の数が多くなったり、出力電圧同士を絶縁しなければならないような場合には、実施の形態1では制御駆動回路が大規模複雑化する。本実施の形態のような1次側制御であれば、2次スイッチング手段の駆動はトランスの巻線を利用することで容易に行え、制御駆動回路を実施の形態1よりも簡素化することができる。

【0045】（実施の形態3）図7は本発明の実施の形態3を示す多出力スイッチング電源装置を示す回路図である。図7において、入出力電圧は非絶縁でゼロ電位を共有し、1は直流電源であり、その電圧を $-E_i$ とする。20はスイッチング素子、21はダイオードであり、スイッチング素子20とダイオード21とで主スイッチング手段2を構成する。3はトランスであり、1次巻線31と2次巻線33とを有する。40は第1の2次スイッチング素子、41は第1の整流ダイオードであり、第1の2次スイッチング素子40と第1の整流ダイオード41とで第1の2次スイッチング手段4を構成する。

【0046】5は請求項記載の第1の平滑手段である第1の出力コンデンサであり、第1の負荷11へ第1の出力電圧 E_{o1} 及び第1の出力電流 I_{o1} を出力する。60は第2の2次スイッチング素子、61は第2の整流ダイオードであり、第2の2次スイッチング素子60と第2の整流ダイオード61とで第2の2次スイッチング手段6を構成する。7は請求項記載の第2の平滑手段である第2の出力コンデンサであり、第2の負荷12へ第2の出力電圧 $-E_{o2}$ 及び第2の出力電流 I_{o2} を出力する。

【0047】10は制御駆動回路であり、主スイッチング素子20がオフした後に第1及び第2の2次スイッチング素子40、60をオンし、第1及び第2の2次スイッチング素子40、60がオフした後に主スイッチング素子20をオンし、第1の出力電圧 E_{o1} を検出し、その出力直流電圧を安定化するように主スイッチング素子20と第1の2次スイッチング素子40と第2の2次スイッチング素子60のオンオフ時間を調整して駆動パルス V_{g2} と V_{g4} 及び V_{g6} を出力する。第1及び第2

の2次スイッチング素子40、60を駆動する駆動パルス V_{g4} 、 V_{g6} は同一の駆動パルスとなるように設定されるが、構成部品等のバラツキで多少ずれても基本動作に大きな影響は無い。

【0048】また、制御駆動回路10の詳細な構成として、実施の形態1のように主スイッチング素子20は所定のオン時間で駆動し、第1及び第2の2次スイッチング素子40、60は第1の出力電圧 E_{o1} を安定化するように調整されたオン時間で駆動する構成であっても良いし、実施の形態2のように第1及び第2の2次スイッチング素子40、60は所定のオン時間で駆動し、主スイッチング素子20は第1の出力電圧 E_{o1} を安定化するように調整されたオン時間で駆動する構成であっても良い。

【0049】まず、駆動パルス V_{g2} により主スイッチング手段2がオンしている時、直流電源1からトランス3の1次巻線31を介して電流が流れることによりトランス3にエネルギーが蓄えられる。主スイッチング手段2がオフすると、トランス3に蓄えられたエネルギーは、1次巻線31及び2次巻線33から第1の整流ダイオード41及び第2の整流ダイオード61を介して放出される。第1の整流ダイオード41及び第2の整流ダイオード61を流れる電流は減少して、やがてゼロとなるが、第1の2次スイッチング素子40は駆動パルス V_{g4} によって、第2の2次スイッチング素子60は駆動パルス V_{g6} によってオンされており、各2次スイッチング素子40及び60を介して逆方向に流れ続ける。即ち、トランス3の1次巻線31には第1の出力電圧 E_{o1} が印加され、2次巻線33には第2の出力電圧 E_{o2} が印加され、トランス3には前記とは逆方向の磁束が発生しエネルギーが蓄積される。

【0050】各2次スイッチング素子40及び60がオフすると、トランス3に蓄えられたエネルギーは、トランス3の各巻線電圧を反転し、1次側においてはダイオード21が導通するようになる。制御駆動回路10は主スイッチング素子20をオンにし、ダイオード21または主スイッチング素子20を流れる電流は前記オフ時間中にトランス3に蓄積されたエネルギーを直流電源1に回生するように流れる。この電流はやがてゼロとなるが逆方向に流れ続け、直流電源1からトランス3の1次巻線31及び主スイッチング素子20を流れ、再びトランス3にエネルギーを蓄える。やがて制御駆動回路10によって主スイッチング素子20はオフされ、前記動作を繰り返す。

【0051】以上の動作において、トランス3の1次巻線31の巻数を N_{31} 、第1の2次巻線33の巻数を N_{33} とし、主スイッチング手段2のオン時間を T_{on} 、オフ時間を T_{off} とすると第1の出力電圧 E_{o1} 及び第2の出力電圧 E_{o2} はそれぞれ、 $E_{o1} = (T_{on}/T_{off}) \cdot E_i$

$$E_{o2} = (N_{33}/N_{31}) \cdot (T_{on}/T_{off}) \cdot E_i$$

で表される。これは通常のフライバックコンバータの入出力電圧の関係と同様である。

【0052】以上のように本実施の形態の多出力スイッチング電源装置においても、主スイッチング手段のオフ時間中に各出力電圧をトランスを介して短絡状態とすることは同様であるので、過負荷を除き、負荷からの流入をも含むあらゆる負荷条件に対し、各出力電圧の変動を各出力ラインインピーダンスによる電圧降下に限ることができるほどに抑制することが可能となる。

【0053】さらに本実施の形態のように入出力電圧非絶縁の場合には、トランス3の1次巻線31を2次巻線の一つとして使用でき、主スイッチング手段2のオフ時の電圧は入力直流電圧 E_i と出力電圧 E_{o1} との和でクランプされるので、スイッチング損失やスイッチングノイズの低減にもなる。

【0054】（実施の形態4）図8は本発明の実施の形態4を示す多出力スイッチング電源装置を示す回路図である。図8において、多出力スイッチング電源装置の構成は図7とほとんど同じである。図7と異なるのは、トランス3の1次巻線31と2次巻線33の巻数を等しくして第1及び第2の出力電圧が絶対値のほぼ等しい正負電圧 $\pm E_o$ となるように設定されていることと、負荷としてインバータ回路100が接続されていることである。従って多出力スイッチング電源装置としての動作の説明は省略する。本実施の形態の特徴は負荷として接続されたインバータ回路100の動作に関係する。

【0055】インバータ回路100は交互にオンオフするハイサイドスイッチング手段110とローサイドスイッチング手段120と、チョークコイル130と平滑コンデンサ140とから構成される。ハイサイドスイッチング手段110とローサイドスイッチング手段120はそれぞれハイサイドスイッチング素子111とダイオード112の並列回路、ローサイドスイッチング素子121とダイオード122の並列回路とから構成される。本発明の要旨ではないので説明を省略するが、インバータ100はハイサイドスイッチング手段110とローサイドスイッチング手段120のオンオフ時間を調整することにより、チョークコイル130及び平滑コンデンサ140からなるローパスフィルタからの出力電圧を所定の交流電圧とする機能を有している。

【0056】インバータ回路100の出力電圧がプラス側に発生し、平滑コンデンサ140を充電している場合、チョークコイル130を流れる電流は図の向きとなる。ハイサイドスイッチング手段110がオンの時は第1の出力コンデンサ5→ハイサイドスイッチング手段110→チョークコイル130→平滑コンデンサ140→第1の出力コンデンサ5の経路で電流は流れ、第1の出力コンデンサ5は放電される。第1の出力コンデンサ5

の電圧即ち第1の出力電圧E_{o1}は安定化制御されているので、スイッチング電源部から電力供給される。一方、ローサイドスイッチング手段120がオンの時は第2の出力コンデンサ7→ハイサイドスイッチング手段110→チョークコイル130→平滑コンデンサ140→第2の出力コンデンサ7の経路で電流は流れ、第2の出力コンデンサ7は充電される。

【0057】従来の電源装置であれば、第2の出力コンデンサ7は充電されればその電圧が上昇し、充電量によっては耐圧を越えて劣化または破損するか、過電圧保護が働いて動作を停止してしまう。これを防止するには、充電量による電圧上昇が規定値以下となるように第2の出力コンデンサ7の静電容量を大きくしなければならない。しかし本発明の多出力スイッチング電源装置であれば、トランス3を介して第1の出力コンデンサ5との電力の出し入れが可能であるので、負荷側から電力を供給されても電圧上昇は生じない。即ち第2の出力コンデンサ7の静電容量は大きくする必要はないのである。

【0058】インバータ回路100の出力電圧がマイナス側に発生し、平滑コンデンサ140を放電している場合、チョークコイル130を流れる電流は図の向きとは逆向きとなる。この時はチョークコイル130を流れる電流によって第2の出力コンデンサ7は放電され、第1の出力コンデンサ5が充電される。しかし本発明の多出力スイッチング電源装置であれば、トランス3を介して第2の出力コンデンサ7との電力の出し入れが可能であるので、負荷側から電力を供給されても電圧上昇は生じないのは前述と同様であり、第1の出力コンデンサ5の静電容量を大きくする必要もない。

【0059】以上のように本実施の形態では、本発明による多出力スイッチング電源装置の適用例として、正負電源電圧を入力されて所定の交流電圧を出力するインバータ回路への電源に好適であることを示した。このようなインバータ回路は電源側への電力回生モードが存在するが、本実施の形態ではトランスを介して各出力コンデンサの電力の出し入れが可能であるので、負荷側から電力を供給されても電圧上昇がないという効果がある。

【0060】なお、以上の実施の形態1から4では出力電圧は2つであったが、さらに多くの出力を構成してもよい。各2次巻線の整流回路をスイッチング手段として、主スイッチング手段がオフの時にオンするようにすればよいのである。また、全ての2次巻線の整流回路を

スイッチング手段とする必要もなく、レギュレーション特性の要求される出力や、負荷側から電流が逆流してくるような出力に施せばよい。

【0061】

【発明の効果】以上のように本発明の多出力スイッチング電源装置によれば、主スイッチング手段のオフ時間中に各出力電圧をトランスを介して短絡状態とするので、過負荷を除き、負荷からの電力供給をも含むあらゆる負荷条件に対し、各出力電圧の変動を各出力ラインインピーダンスによる電圧降下に限定できるほどに抑制することが可能となるという有利な効果が得られる。

【図面の簡単な説明】

【図1】本発明の実施の形態1における多出力スイッチング電源装置を示す回路図

【図2】本発明の実施の形態1における多出力スイッチング電源装置の各部動作波形図

【図3】本発明の実施の形態1における多出力スイッチング電源装置の具体的な回路図

【図4】本発明の実施の形態1における多出力スイッチング電源装置の各部動作波形図

【図5】本発明の実施の形態2における多出力スイッチング電源装置を示す回路図

【図6】本発明の実施の形態2における多出力スイッチング電源装置の具体的な回路図

【図7】本発明の実施の形態3における多出力スイッチング電源装置を示す回路図

【図8】本発明の実施の形態4における多出力スイッチング電源装置を示す回路図

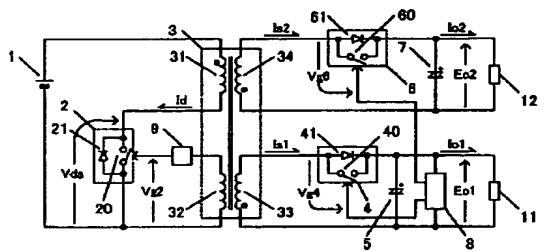
【図9】従来の多出力スイッチング電源装置を示す回路図

【図10】従来の多出力スイッチング電源装置の各部動作波形図

【符号の説明】

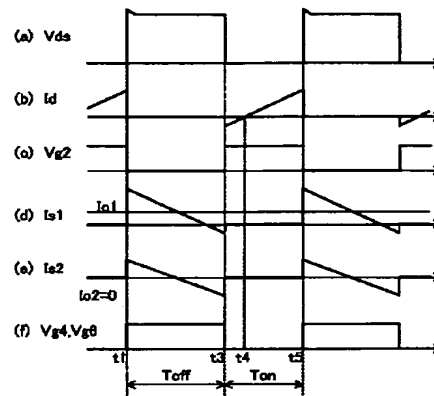
- 1 直流電源
- 2 主スイッチング手段
- 3 トランス
- 4 第1の2次スイッチング手段
- 5 第1の出力コンデンサ
- 6 第2の2次スイッチング手段
- 7 第2の出力コンデンサ
- 8 制御回路
- 9 駆動回路

【図1】

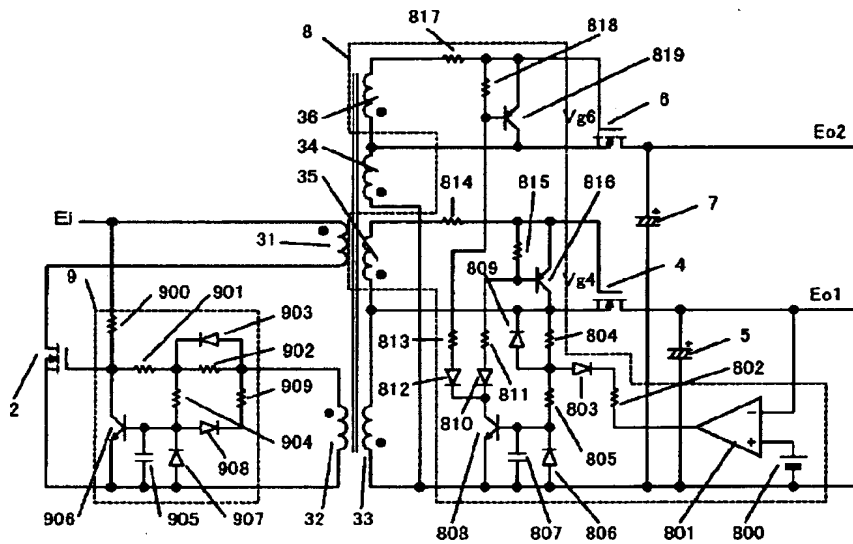


- | | |
|------------------|------------------|
| 1 直流電源 | 5 第1の出力コンデンサ |
| 2 主スイッチング手段 | 6 第2の2次スイッチング手段 |
| 20 主スイッチング素子 | 60 第2の2次スイッチング素子 |
| 21 ダイオード | 61 第2の整流ダイオード |
| 3 トランス | 7 第2の出力コンデンサ |
| 31 1次巻線 | 8 制御回路 |
| 32 駆動巻線 | 9 駆動回路 |
| 33 第1の2次巻線 | 11 第1の負荷 |
| 34 第2の2次巻線 | 12 第2の負荷 |
| 4 第1の2次スイッチング手段 | |
| 40 第1の2次スイッチング素子 | |
| 41 第1の整流ダイオード | |

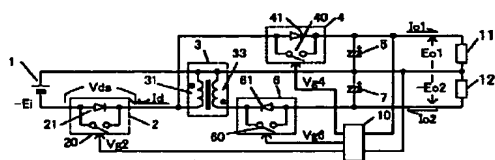
【図2】



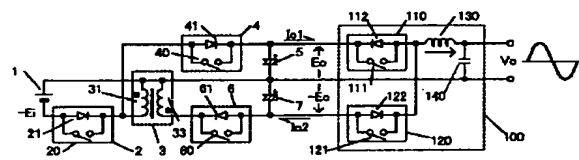
【図3】



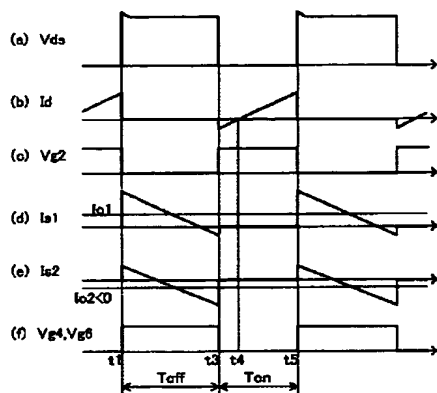
【図7】



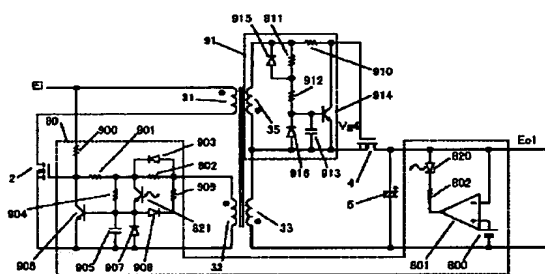
【図8】



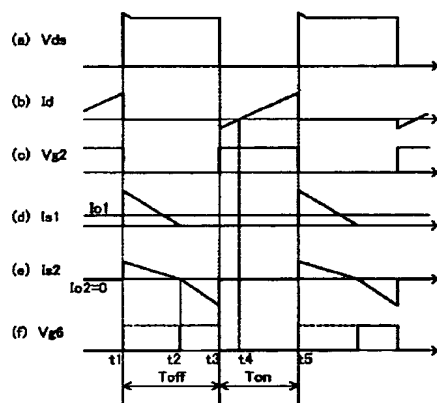
【图 4】



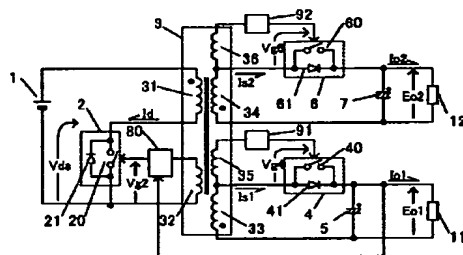
【图 6】



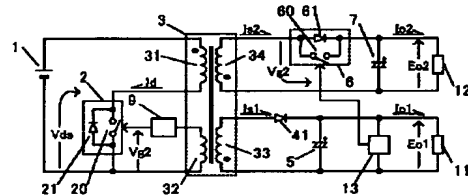
【图 10】



【图 5】



【图 9】



フロントページの続き

(72)発明者 長瀬 久典
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 大倉 秀樹
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

Fターム(参考) 5H730 AS01 BB43 BB52 BB83 BB88
DD04 EE02 EE07 EE13 EE19
EE39 EE59 EE73 EE74 EE79
EE80 FD01 FG04